

FORMATION OF THIN FILM BY USING PLASMA, THIN FILM PRODUCING APPARATUS, ETCHING METHOD AND ETCHING DEVICE

Publication number: JP9263948 (A)

Publication date: 1997-10-07

Inventor(s): ASHIDA SUMIO

Applicant(s): TOKYO SHIBaura ELECTRIC CO

Classification:

- international: H05H1/46; C23C16/50; C23F4/00; H01L21/205; H01L21/302; H01L21/3065; H05H1/46; C23C16/50; C23F4/00; H01L21/02; (IPC1-7): C23C16/50; C23F4/00; H01L21/205; H01L21/3065; H05H1/46

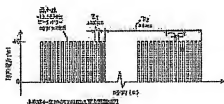
- European:

Application number: JP19960075612 19960329

Priority number(s): JP19960075612 19960329

Abstract of JP 9263948 (A)

PROBLEM TO BE SOLVED: To provide a thin film forming method which is capable of forming films having good-quality characteristics and uses plasma of a high film forming speed by exciting discharge plasma by the electric power formed by modifying a first frequency with a second frequency. **SOLUTION:** Electric field energy is applied to gaseous film forming materials to attain a plasma state. In the case the thin films are formed by using the plasma. The gases in the plasma state are applied to an object to be formed with films, by which the films are formed on its surface. The discharge plasma is modulated by ≥ 2 frequencies. Namely, the discharge plasma is excited by the electric power formed by modifying the first frequency with the second frequency. Etching is executed by putting the etching gas into the plasma state. As a result, the etching method which less produces particulates, i.e., is high in a working yield and attains the compatibility of good selectivity with anisotropy.



Data supplied from the esp@cenet database — Worldwide

特開平9-263948

(43) 公開日 平成9年(1997)10月7日

(51) Int.Cl. ⁶	識別記号	序内整理番号	F I	技術表示箇所
C 2 3 C 16/50			C 2 3 C 16/50	
C 2 3 F 4/00			C 2 3 F 4/00	D
				A
H 0 1 L 21/205			H 0 1 L 21/205	
21/3065			H 0 5 H 1/46	C
審査請求 未請求 請求項の数 4 O L (全 7 頁) 最終頁に続く				

(21) 出願番号 特願平8-75612

(22) 出願日 平成8年(1996)3月29日

(71) 出願人 000003078

株式会社東芝

神奈川県川崎市幸区堀川町72番地

(72) 発明者 芦田 純生

神奈川県横浜市磯子区新磯子町33番地 株

式会社東芝生産技術研究所内

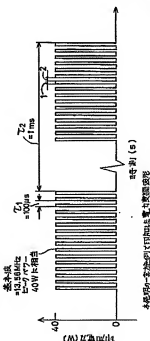
(74) 代理人 弁理士 外川 英明

(54) 【発明の名称】 プラズマを用いた薄膜形成方法、薄膜製造装置、エッチング方法、及びエッチング装置

(57) 【要約】

【課題】より高性能の薄膜を提供し、またはより高性能の薄膜製造または加工装置を提供し、さらにはより高性能の薄膜応用装置を提供することを目的とする。

【解決手段】気相化合物に放電プラズマを作用させて膜を堆積あるいは加工を行う装置、および方法であって、放電プラズマを2つ以上の周波数で変調させることを特徴とし、周波数1が1MHzより小さく1kHzより大きく、周波数2は周波数1より小さくかつ10kHzよりも小さいことを特徴とする。



【特許請求の範囲】

【請求項1】成膜原料ガスに電界エネルギーを加えてプラズマ状態にする工程と、このプラズマ状態のガスを被成膜対象物に当ててこの被成膜対象物表面に膜を形成する工程とを有するプラズマを用いた薄膜形成方法において、第1の周波数に第2の周波数で変調した電力で前記放電プラズマを励起することを特徴とするプラズマを用いた薄膜形成方法。

【請求項2】成膜原料ガス及び被成膜対象物を収容可能な容器と、この成膜原料ガスに電界エネルギーを加えてプラズマ状態にする高周波発生用電源とを有するプラズマを用いた薄膜形成装置において、前記高周波発生用電源が、第1の周波数に第2の周波数で変調した電力で前記放電プラズマを励起することを特徴とするプラズマを用いた薄膜形成装置。

【請求項3】エッチングガスに電界エネルギーを加えてプラズマ状態にする工程と、このプラズマ状態のエッチングガスを被エッチング対象物に当ててこの被エッチング対象物表面をエッチングする工程とを有するプラズマを用いたエッチング方法において、第1の周波数に第2の周波数で変調した電力で前記エッチングガスを励起することを特徴とするプラズマを用いたエッチング方法。

【請求項4】エッチングガス及び被エッチング対象物を収容可能な容器と、前記エッチングガスに電界エネルギーを加えてプラズマ状態にする高周波発生用電源とを有するプラズマを用いたエッチング装置において、前記高周波発生用電源が、第1の周波数に第2の周波数で変調した電力で前記エッチングガスを励起することを特徴とするプラズマを用いたエッチング装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、プラズマを用いた高性能の薄膜形成方法、薄膜製造装置、エッチング方法、及びエッチング装置を提供することを目的とする。

【0002】

【従来の技術】薄膜を利用した素子・部品は、システムの小型化・高速化・低消費電力化等多大な効果を有し、DRAM、マイクロプロセッサをはじめとする種々の集積回路、HDD等の計算機システムの周辺記憶素子、半導体レーザー等の光通信システムの光源素子、薄膜熱転写ヘッド等のプリンタの印字素子、TFT等のディスプレイの表示素子等幅広く用いられている。薄膜素子・部品はバックリング、CVD、プラズマCVD、真空蒸着法、イオンプレーティング法等、多種多様な方法がその目的に応じて使い分けられている。

【0003】なかでもプラズマCVDプロセスはLSI、太陽電池、平面ディスプレイ素子などへの応用を目的としてアモルファスシリコンなどの半導体膜、酸化シリコン、窒化シリコンなどの絶縁体膜、さらにタンダステン、アルミニウムなどの金属膜の形成に用いられてい

る。プラズマCVD法がこのように幅広く広く応用されている理由のひとつは、プラズマ中の電子によって効率よく原料ガスが分解されるため、基板を高温に加熱することなく薄膜が形成できることである。たとえばシランガスをプラズマを用いずに分解して成膜するためには基板あるいは他の部品を1000℃あるいはそれ以上に加熱する必要があるもので望ましくないのである。

【0004】プラズマCVD法で効率よく原料ガスが分解される理由は、放電プラズマで形成された荷電粒子、なかでも電子が直接あるいは間接に印加された電場で加速され、高速でガス分子に衝突することにある。プラズマ中の電子は容易に数eVのエネルギーを獲得し、これは有効にガスの分解に使われる。

【0005】プラズマを発生するためには電力を投入する必要があるが、一般にDCあるいはAC電力が用いられる。装置構成はいろいろなものがあるが、かつ使用されているが、原理的には投入電力により電場を形成し、該電場によって加速された電子が中性ガス原子ないしガス分子と衝突して電離することがプラズマ発生・維持のメカニズムである点が変わらない。通常は連続的に電力を投入し、連続プラズマを発生させる。

【0006】原料ガス分子は電場で加速された電子と衝突し、分解してラジカルが生成される。したがってラジカル形成はおもに空間でおこる。ラジカルは基板表面に到達し、付着する。基板上でマイグレートするうちに他のラジカルと結合する。この過程を繰り返すことで膜が成長する。これがプラズマCVD薄膜プロセスの原理である。しかしラジカルが空間で他のラジカル、あるいは母ガスと衝突するとそれらが結合する場合がある。ガス密度が比較的高い場合、空間での衝突電率が低い。衝突・結合を繰り返すと空間で微粒子が成長する。微粒子が基板上の不必要な場所に付着すると、短絡などの欠陥を引き起こすことになる。また膜自体もボラスになりがちで、密度、密着性にも劣ったものになるという問題点がある。

【0007】たとえば、CVD-TiNは時計バンド、眼鏡フレームなどの装飾用に広く使われているが、ボラスな膜だと光沢がなく、すなわち実用性がない。もう一つの例はアモルファスシリコンである。この膜は太陽電池、液晶ディスプレイの薄膜トランジスタなどに使われている。ボラスなものは付着力が弱く電気的特性にも劣る。微粒子は微細加工で薄膜トランジスタを形成する際に層間の短絡などの欠陥を引き起こす。

【0008】大面積に付着できるというのはプラズマCVDの一つの特徴であるが、微粒子の混入によって電子デバイスとしての性能を著しく劣化させてしまう。たとえば、高解像度の平面ディスプレイを製造する際にTFTの電極間の短絡が生じやすく、製造歩留まりが悪化する。従って微粒子密度を低く保つことが歩留まりの良いプラズマCVDに必要である。特に平面ディスプレイの

ように、1つの薄膜トランジスタの不良のためパネル全体が不良になる場合は、最大限の努力によって微粒子形成を防止する必要がある。

【0009】プラズマプロセスに関わるもう一つの問題は、成膜中に膜面に入射するイオンによるダメージである。プラズマは電離気体であって、多くの場合中性ガス分子・原子にくわえて陽イオンと電子で構成される。またガスの種類によっては、負イオン、陽イオンおよび電子を構成要素とする。電子はイオンに比べはるかに質量が小さいことから、大きな移動度をもつ。そのためプラズマを取り囲む壁面との間にシースが形成され、プラズマの電位は壁面に対して必ず正になることが知られている。このプラズマと壁面との電位差は一般に20から30V程度である。粒子流入のバランスから電子の流入をおさえる方向、すなわち壁面に対して高い電位になることは原理的な必然である。負イオン密度が電子にくらべて優勢な場合でも、通常は数Vから数十Vのプラズマ電位が発生する。したがってプラズマを取り囲む壁面（電位を印加していない側の電極も含む）は必ず数Vから数十Vのエネルギーを持ったイオンの衝撃にさらされる。

【0010】この電位差によって少なくとも20-30Vにイオンが加速されるため、完全にダメージを避けることはできない。イオンは膜中の原子同士の結合を破壊する。具体的には、たとえばアモルファスシリコンではイオンダメージによってトランジスタに於ける移動度が低下する、またしきい値電圧が上昇することでトランジスタの電気特性が劣化するという問題があった。

【0011】電力が印加されている期間（以下、オン期間とよぶ）のほとんどの期間で、連続して電力を印加した場合と同じダメージが膜に加えられるため、トランジスタの特性が良くならないという問題があった。

【0012】ここで本発明のもう一つの実施態様であるエッチングプロセスに関して、従来技術の問題点を記す。電子部品の集積化にともないフォトリソグラフィその他による微細加工は必須技術である。これは、反応性ガス、たとえば塩素などのガスをプラズマで分解し、生成物と被加工面との相互作用で物質を除去するという原理を利用している。たとえば反応性イオンエッチング（RIE）といわれる技術は、平行平板型プラズマ源に装着した被加工物に、プラズマ中で発生したラジカルを作用させて加工を行う。その際にプラズマから引き出されたイオンのエネルギーを積極的に用いて加工をおこなう。具体的には、たとえばSiO₂のエッチングはフッ化炭素ガスを使って行われるが、プラズマ中で発生したフッ素原子が表面を變成し、それをイオンがスパッタするというメカニズムでおこる。ここで、被加工物からエッチングの際に除去される物質は、Si、F、Oを含むさまざまな種類のガス分子である。しかしこれらがプラズマ中で電子に衝突すると、分解し、ラジカルとなる。これらは互いに、またエッチングガスと衝突した際に、C、V

Dと同様のメカニズムによって微粒子を形成する。すなわち、エッチング時においても微粒子が発生し、加工部品の劣化につながり歩留まりが低下するという問題があった。

【0013】一方、平行平板型プラズマ源の電力印加側の電極の場合は、高周波電圧の実効値に近い自己バイアス電圧（通常100から300V程度）が発生する。従ってプラズマから数百Vの電圧で加速されたイオンが入射する。反応性イオンエッチング（RIE）装置では、このように高いエネルギーのイオンが被加工物に流入することによって、高いエッチレートを実現し、かつ異方性をもった加工形状を可能にしている。しかし、イオンエネルギーが高すぎるとダメージが発生したり、エッチング選択比がとれなくなる。製造のスループット向上のために入力電力を高めると、同時に自己バイアスも大きくなってしまい上記の問題が発生する。そこで、イオンエネルギーを必要以上に高めることなくプラズマ流入量を増やす工夫が必要である。

【0014】

【発明が解決しようとする課題】従来のプラズマを用いた薄膜形成装置は、成膜時に微粒子が形成されたプラズマに因るダメージが膜中に発生するために、良質な特性の膜を得ることができなかった。また、良質な膜を得るためにガス圧を低めに設定したため膜形成速度が遅いという問題があった。

【0015】また、従来のエッチング装置も薄膜形成装置と同様にプラズマを使用する以上、エッチング時においても微粒子が発生し、加工部品の劣化につながり歩留まりが低下するという問題があった。製造のスループット向上のために入力電力を高めると自己バイアスが大きくなり、イオンエネルギーが高まるためにダメージが発生したり、エッチング選択比がとれなくなる問題が発生する。

【0016】本発明は、上記問題点に鑑みてなされたもので、良質な特性の膜を得ることができ且つ成膜速度が速い早いプラズマを用いた薄膜形成方法、及びこの方法に使用される薄膜形成装置を提供することを目的とする。

【0017】また、本発明は、微粒子発生が少なく、すなわち加工歩留まりが高く、良好な選択性、異方性が両立したエッチング方法及びこの方法に使用されるエッチング装置を提供することを目的とする。

【0018】

【課題を解決するための手段】上記問題点を解決するために、請求項1の発明は、成膜原料ガスに電磁エネルギーを加えてプラズマ状態にする工程と、このプラズマ状態のガスを被成膜対象物に当ててこの被成膜対象物表面に膜を形成する工程とを有するプラズマを用いた薄膜形成方法において、第1の周波数に第2の周波数で変調した電力で前記プラズマを励起することを特徴とするプラ

ズマを用いた薄膜形成方法を提供するものである。

【0019】また、請求項2の発明は、成膜原料ガス及び被成膜対称物を収容可能な容器と、この成膜原料ガスに電磁エネルギーを加えてプラズマ状態にする高周波発生用電源とを有するプラズマを用いた薄膜形成装置において、前記高周波発生用電源が、第1の周波数に第2の周波数で変調した電力で前記プラズマを励起することを特徴とするプラズマを用いた薄膜形成装置を提供するものである。

【0020】更に、請求項3の発明は、エッチングガスに電磁エネルギーを加えてプラズマ状態にする工程と、このプラズマ状態のエッチングガスを被エッチング対称物に当ててこの被エッチング対称物表面をエッチングする工程とを有するプラズマを用いたエッチング方法において、第1の周波数に第2の周波数で変調した電力で前記エッチングガスを励起することを特徴とするプラズマを用いたエッチング方法を提供するものである。

【0021】また更に、請求項4の発明は、エッチングガス及び被エッチング対称物を収容可能な容器と、前記エッチングガスに電磁エネルギーを加えてプラズマ状態にする高周波発生用電源とを有するプラズマを用いたエッチング装置において、前記高周波発生用電源が、第1の周波数に第2の周波数で変調した電力で前記エッチングガスを励起することを特徴とするプラズマを用いたエッチング装置を提供するものである。

【0022】ここで、成膜原料ガスとは、ガラス基板などの被成膜対称物の表面に形成される膜の少なくとも一部とある物質を含むガスのことであり、プラズマ状態、非プラズマ状態のガスを含む。

【0023】また、エッチングガスとは、被エッチング対称物の表面と単体或いは複数のガスとで化学反応して、この表面の物質を除去する原料となるガスのことであり、プラズマ状態、非プラズマ状態のガスを含む。

【0024】

【発明の実施の形態】本発明は先述した問題点の解決方法として、プラズマを用いた薄膜形成方法及び形成装置におけるプラズマ励起用電力を2種類以上の異なる周波数の電力を同時に或いは組み合わせで周波数で変調することを特徴とし、またプラズマエッチング方法及び装置の場合もプラズマ励起用電力を2種類以上の周波数の電力を同時に或いは組み合わせで変調することを発明の骨子とする。

【0025】電子温度はプラズマの性質を記述する重要なパラメータの一つである。電子温度はおもに装置の容積と表面積およびガスイオンの質量によってきまる。通常3から5Vである。電子温度は印加するパワーにはほとんど影響されない。

【0026】一方プラズマの空間電位は電子とイオンの容器壁面に対して流入する流束が等しくなる必要があるため、電子温度とイオン、電子の質量によってきまるこ

とが知られている。空間電位 V_s と電子温度 T_e との関係は $V_s = T_e \cdot \ln(M/2\pi m) / 2$ で表され、プラズマ空間電位と電子温度との間には正の相関がある。

ここで M は正イオンの質量、 m は電子の質量である。上述の電子温度の性質から、同一装置、同一ガス、同一圧力を用いる限りプラズマ空間電位は一定である。通常空間電位は20〜30V になる。

【0027】基板電極になんら電力を供給しない場合でも、空間と基板との電位差のためにイオンはエネルギーを獲得する。その値はほぼ空間電位に等しい。従って飛来イオンのエネルギーを空間電位以下に下げることが原理的に不可能である。

【0028】ところで、電子温度は電力のオン・オフに非常に速いスピードで追従することが知られている。これは、電子がとやかに中性粒子に衝突して容易にエネルギーを失うからである。電子温度変化の時間定数は1 μs から10 μs のオーダーである。これにくらべて微粒子密度の減少の時間定数は長い。それは微粒子は装置の排気口までおもに拡散によって到達するが、それに時間がかかるためである。

【0029】電子温度は、オン時間にはほぼ定常プラズマと等しく、電力を切ると急速に冷却されて中性粒子と同じ程度の温度になる。時間平均すると、変調のデューティ比を α (%)、連続プラズマでの電子温度を T_e とし、 $\alpha \cdot T_e$ となる。

【0030】従って、電子温度の関数であるプラズマ空間電位も、プラズマの減衰にともない低下する。オフ期間におけるプラズマ空間電位は非常に小さく、従って基板電極に入射するイオンのエネルギーは小さい。

【0031】一方プラズマ密度の変調に対する追従時間定数は電子温度のそれよりも一桁程度長い。そこでオフ期間にもガスの分解は進行し、すなわち成膜も進行する。オフ期間に成長した膜はイオンのダメージを受けない、良質の膜になる。

【0032】変調周期が長すぎる場合、平均の電子温度は同様に小さい。しかし絶対的なオフ期間の長さが大きくなるため、オフ期間に成長する膜の割合は小さくなる。結果として膜はオン期間にのみ成長した膜の積み重ねとなり、連続プラズマで成膜した場合と膜質の点で何等かわらない。すなわち質の良くない膜となる。従って、第1の高い周波数を第2の低い周波数で周波数変調、或いは振幅変調する。

【0033】各周波数は、イオンによるダメージを低減する上では、比較的高い第1の周波数が良く、成膜中の微粒子形成を防止するには、比較的低い第2の周波数がよい。

【0034】即ち、第1の周波数は、それによる変調に電子温度が追従することができ、かつオフ周期にラジカルが消失せず膜成長が持続するように選ばれるべきである。それによって良質な膜が得られるからである。ま

た、第2の周波数による変調では、オン期間が、その間に微粒子成長の臨界サイズを越えず、且つオフ期間中がその間に微粒子の「種」が十分排気される長さであるように選ばれねばならない。それによって、成膜中の微粒子形成が十分に防止できるからである。

【0035】前記した観点から、第1の周波数は、100kHzから5kHzの範囲が望ましく、第2の周波数は第1の周波数より小さく、かつ10kHz以下の周波数範囲が望ましい。

【0036】誤解を防ぐために付言すると、プラズマ励起のためにACを用いる場合、その周波数は第1及び第2のいずれよりも高い周波数となる。前述した第1及び第2の周波数は前記基本周波数を変調する目的で導入されるものであって、それ自体がプラズマ励起に直接寄与するものではない。

【0037】これらの異なる周波数範囲の2周波を組み合わせて変調することにより、イオンの衝撃による劣化のない質の良い膜が、歩留まり良く製造できる。薄膜加工にこの原理を応用することもでき、その場合の変調周波数は前述と同様でよい。すなわち比較的高い周波数での変調で電子温度を制御し、すなわち入射イオンのエネルギーを制御し、比較的低い周波数の変調で生成微粒子を低減できる。

【0038】変調する対象の電力は任意のものであってよく、たとえば工業的に認可されている13.56MHz、27.12MHz、2.45GHzのRFまたはマイクロ波のどれでも本発明の効果がある。また、DCプラズマを使う装置では印加するDC電力を変調しても良く、その場合でも同様の効果がある。

【0039】

【実施例】以下に本発明の実施例として薄膜トランジスタの試作手順を説明する。

(実施例1) 平行平板型のプラズマCVD装置の、電力を印加しない側の電極にガラス基板を装着した。このプラズマCVD装置の仕様は、表1の通りである。

【0040】

【表1】

(真空密着)	: 円筒形、ステンレス製
	: 直径50cm
	: 長さ20cm
(電極)	: 円板
	: 直径30cm
(印加電力)	: 1356MHz
	: 40W
(基板電極)	: 電力印加なし(接地電位)
(到達圧力)	: 5×10^{-6} Torr

【0041】この装置を真空排気したのち、SiH₄が20%、水素8%の混合ガスを導入した。排気系のコンダク

タンスを調節して全圧を1Torrとした。電力印加電極に基本波13.56MHz、40Wの電力を変調して供給することでアモルファスシリコンの薄膜形成を行った。膜厚は100nmとした。変調には2種類の矩形波を用いた。周波数は10kHzおよび1kHzとした。変調のパターンを図1に示す。1はパワーがオンになっている期間、すなわちオン期間、2はパワーがゼロの期間、すなわちオフ期間である。

【0042】引き続き、ガスをSiH₄を10%、水素を75%、PH₃を15%の混合ガスに切り替え、やはり1Torrとしてプラズマを用いた薄膜形成装置のn型アモルファスシリコン成膜を行った。この際の、電力供給は、上記と同じ2周波数で変調した。膜厚はやはり100nmとした。

【0043】さらに、上述したn型アモルファスシリコン膜上に金属電極として用いるW膜をスパッタで100nmの膜厚で成膜した。次にフォトリソグラフィによってW膜、n膜のエッチングをおこなった。このエッチングはシリコン膜にダメージを与えないようダウンフロー型のエッチングでおこなった。この方法は、プラズマ励起部と被エッチング物が比較的是なれているためイオンが輸送されず、エッチングに寄与する化学的励起剤だけが基板に到達してエッチングが行われるものである。

【0044】次に再度プラズマCVD装置に装着し、SiH₄20%、N₂O80%の混合ガスを導入し、全圧1TorrとしてSiO₂膜の成膜を行った。続いてフォトリソグラフィによりSiO₂膜に穴開け、さらにAl電極膜のスパッタ成膜をスパッタ装置で行い、最後に電極膜のパターニングをフォトリソグラフィによって行い、コプラナー型の薄膜トランジスタが完成した。

【0045】この薄膜トランジスタの評価のためドレイン電流-ゲート電圧特性を測定した。このドレイン電流-ゲート電圧特性は、チャネルが形成される半導体層膜質と金属電極と半導体層間のオーミック特性を評価する指標となる。その結果、電界効果移動度は1.2cm²/Vs、しきい値電圧V_{th}は2.3Vであった。

【0046】次に同一設計の薄膜トランジスタを比較のため作成したが、その際本発明を実施しない、すなわちすべての電力を連続波で印加して成膜を行った。他の条件は同一とした。そのトランジスタの電気特性を測定したところ、 $\mu=0.65\text{cm}^2/\text{Vs}$ と本発明を実施した場合の半分近くであった。

【0047】一方、製膜速度についても、本実施例の装置では、9A/min程度で製膜することができ、従来装置の1/5倍を達成することができた。ここで述べた実施例では真性半導体層およびドーパント層の成膜に本発明を実施したが、このほかゲート絶縁膜に実施してもよく、さらに好ましい結果がえられる。

【0048】次に本発明のもう一つの効果である微粒子生成の抑制効果を調べるため、次の実験を行った。平行平板型のプラズマCVD装置の、電力を印加しない側の

電極にガラス基板を装着した。装置を真空排気したのうち、SiH₄が20%、水素80%の混合ガスを導入した。排気系のコンダクタンスを調節して全圧を1Torrとした。電力印加電極に基本波13.56MHz、40Wの電力を変調して供給することでアモルファスシリコンの薄膜形成を行った。変調には2種類の矩形波を用いた。周波数は10kHzおよび1kHzとした。変調のパターンを図1に示す。膜厚は100nmとした。

【0049】次に上記基板を取り外し真空蒸着装置に装着し、純アルミニウムの成膜を行った。蒸着開始前に1x10⁻⁶Torr以下まで真空排気した。100nm厚のアルミニウム膜を形成した後に取り出し、顕微鏡で観察したところ、ピンホールのない緻密な膜であった。

【0050】比較のため本発明を実施しない、すなわち連続波でプラズマを励起してシリコンの成膜を行った。条件は上記と同一とした。同様に真空蒸着によって純アルミニウムの成膜をおこなった後に観察したところ、平均10³cm²のピンホールが観察された。この試料をリン酸系エッチャントに漬けてアルミニウム膜を除去し、斜光検査をおこなったところアルミニウム膜のピンホールと同程度の密度でパーティクルが観察された。このことから、該アルミニウム膜のピンホールはシリコン膜上のパーティクルに対応するものと考えられた。

【0051】以上の実施例では、薄膜トランジスタのチャネル領域が形成される半導体層の膜質を向上することができ、薄膜トランジスタのドレイン電流-ゲート電圧特性を向上することができた。また、ピンホールのない緻密で良質な特性の膜を得ることもできた。更に、従来装置と比べて製膜速度を向上することができた。

【0052】(実施例2)本発明のもう一つの実施例として薄膜トランジスタの試作手順を説明する。実施例1に使用した平面平板型のプラズマCVD装置の、電力を印加しない側の電極にガラス基板を装着した。

【0053】まず、装置を真空排気したのうち、SiH₄が20%、水素80%の混合ガスを導入した。排気系のコンダクタンスを調節して全圧を1Torrとした。電力印加電極に基本波13.56MHz、40Wの電力を変調して供給することでアモルファスシリコンの薄膜形成を行った。変調には2種類の矩形波を用いた。周波数は10kHzおよび1kHzとした。変調のパターンを図1に示す。膜厚は100nmとした。

【0054】引き続き、ガスをSiH₄を10%、水素を75%、PH₃を15%の混合ガスに切り替え、やはり1Torrとしてn+アモルファスシリコンの成膜を行った。膜厚はやはり100nmとした。

【0055】さらに、金属電極として用いるW膜をスパッタで200nmの膜厚で成膜した。次にフォトリソグラフィによってW膜、n+膜のエッチングをおこなった。このエッチングはECR反応性イオンエッチング(RIE)装置で行った。装置の構成を図2に示す。真空室

5上部の導波管3からマイクロ波が導入され、電磁石1で形成する磁場との相互作用で高密度のプラズマが生成される。エッチングガス8はCF₄/O₂とした。被加工物4は基板ホルダー6に装着した。基板ホルダー6は接地電位とした。この際500Hzと50kHzという2つ周波数をもつ矩形波で変調した。このフォトリソグラフィで用いたマスクは一枚の基板に400コのトランジスタアレイが作成できるようパターンが切られている。その他の装置構成としては、2は、電力を有効にプラズマに印加するためのチューナーであり、7は使用済みのガスを排気する手段である。

【0056】次に再度上述したプラズマCVD装置に装着し、SiH₄ 20%、N₂O 80%の混合ガスを導入し、全圧1TorrとしてSiO₂膜の成膜を行った。ここでは電力は連続波を用いた。続いてフォトリソグラフィによりSiO₂膜に穴を開け、さらにAl電極膜のスパッタ成膜をスパッタ装置で行い、最後に電極膜のパターニングをフォトリソグラフィによって行い、400コの薄膜トランジスタアレイが完成した。

【0057】この薄膜トランジスタの評価のためドレイン電流-ゲート電圧特性を測定した。その結果、電界効果移動度 μ は1.1cm²/V/s、しきい値電圧V_{th}は3.8Vであった。またオンオフ電流比のばらつきを400コのトランジスタについて調べたがすべて10⁶以上であった。

【0058】次に同一設計の薄膜トランジスタアレイを比較のため作成したが、その成膜膜はすべて上記の例と同一とした。しかしECRエッチング工程のみ、本発明を実施しない、すなわち電力の印加方法を連続波とした。そのトランジスタの電気特性を測定したところ、 μ = 0.7cm²/V/sと本発明の実施した場合より大幅に小さかった。

【0059】またすべてのトランジスタのオンオフ電流比を調べたところ10⁴以下と悪い値を示したものが120あった。その原因はピンホールの形成によるリーク電流が原因と推測でき、RIE工程でパーティクルが発生するとピンホールの原因となることから、プラズマ励起電力の変調によってパーティクル抑制の効果があることが確認できた。

【0060】また、加工歩留まりが高く、良好な選択性、異方性が両立していることも分かった。これは、トランジスタ特性のパラッキが小さかったことから明らかである。

【0061】

【発明の効果】以上説明したように、良質な特性の膜を得ることができ且つ成膜速度が速い早いプラズマを用いた薄膜形成方法、及びこの方法に使用される薄膜形成装置を提供することができる。

【0062】また、本発明は、微粒子発生が少なく、すなわち加工歩留まりが高く、良好な選択性、異方性が両立したエッチング方法及びこの方法に使用されるエッチン

グ装置を提供することができる。

【図面の簡単な説明】

【図1】本発明の一実施例である薄膜トランジスタの半導体膜作成工程において印加したRF電力の波調波形。

【図2】本発明の一実施例であるECR薄膜加工装置の概略図。

【符号の説明】

1 電磁石

2 チューナー

3 導波管

4 基板ホルダー

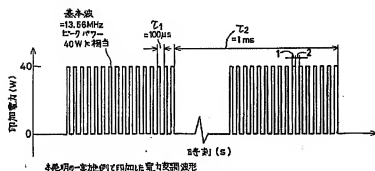
5 真空室

6 基板ホルダー

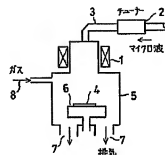
7 排気手段

8 原料ガス

【図1】



【図2】



フロントページの続き

(51)Int. Cl.⁸

H05H 1/46

識別記号

庁内整理番号

F I

H01L 21/302

技術表示箇所

A